XXVII Seminarium

ZASTOSOWANIE KOMPUTERÓW W NAUCE I TECHNICE 2017

Oddział Gdański PTETiS

JEDNOFAZOWY FALOWNIK NAPIĘCIA Z AKTYWNYM OBWODEM ODSPRZĘGAJĄCYM

Piotr CZYŻ[1], Artur CICHOWSKI[2], Wojciech ŚLESZYŃSKI[3]

Politechnika Gdańska, Wydział Elektrotechniki i Automatyki

1. tel.: 58-347-25-46 e-mail: piotr.pawel.czyz@pg.gda.pl
2. tel.: 58-348-63-09 e-mail: artur.cichowski@pg.gda.pl
3. tel.: 58-347-29-54 e-mail: wojciech.sleszynski@pg.gda.pl

Streszczenie: Znanym zagadnieniem w jednofazowych falownikach napięcia jest pobieranie ze źródła napięcia stałego składowej przemiennej o częstotliwości dwukrotnie większej od częstotliwości generowanej przez falownik. Jednym z rozwiązań problemu jest stosowanie dużej baterii kondensatorów elektrolitycznych, lecz lepszym sposobem z punktu widzenia niezawodności i gęstości mocy przekształtnika jest stosowanie aktywnych układów odsprzęgania mocy. W pracy przedstawiono ideę aktywnego odsprzęgania mocy na przykładzie układu podwyższającego napięcie. Następnie zaprezentowano sposób doboru elementów obwodu odprzęgającego oraz przyjętą strategię sterowania. Zaproponowany model zweryfikowano w programie symulacyjnym oraz zaimplementowano w zbudowanym modelu laboratoryjnym falownika. W badaniach laboratoryjnych osiągnięto znaczną redukcję składowej prądu wejściowego o częstotliwości dwukrotnie większej od częstotliwości podstawowej falownika oraz sprawność powyżej 94%.

Słowa kluczowe: falownik jednofazowy, odsprzęganie składowej przemiennej mocy chwilowej, sterowanie przekształtnikiem, tranzystory z węglika krzemu (SiC).

1. WSTĘP

Dla jednofazowego falownika napięcia generowana na wyjściu moc chwilowa głównie zawiera moc czynną oraz składową przemienną o częstotliwości dwukrotnie większej od częstotliwości sieci. Ograniczenie składowej przemiennej prądu pobieranego ze źródła napięcia stałego w najprostszym przypadku można uzyskać poprzez zastosowanie baterii kondensatorów o stosunkowo bardzo dużej wartości pojemności. Sposób ten, określany odsprzęganiem pasywnym, realizowany jest najczęściej z wykorzystaniem kondensatorów elektrolitycznych. Ich krótki czas życia jest najczęstszą przyczyną awarii falowników, natomiast duże gabaryty determinują wymiary przekształtnika. Aby zwiększyć niezawodność i kompaktowość urządzeń stosowane są aktywne układy odsprzęgania mocy (z ang. *Active Power Decoupling - APD*), których przegląd przedstawiono w [1,2]. Techniki te zakładają wykorzystanie dodatkowych łączników, dławika i kondensatorów, które pozwalają na zmniejszenie wartości pojemności baterii kondensatorów, dzięki czemu kondensatory elektrolityczne można zastąpić polipropylenowymi kondensatorami foliowymi typu MKP. Układ zbudowany z kondensatorów foliowych zaproponowano w [3], a szerszą analizę dostępnych na rynku kondensatorów o najlepszym stosunku gęstości energii do napięcia znamionowego przedstawiono w [4]. W zależności od polaryzacji napięcia na kondensatorze odsprzęgającym obwody APD można podzielić na odsprzęgające AC (bipolarne) i odprzęgające DC (unipolarne). Skomplikowane strategie sterowania trzecią gałęzią fazową w układach odsprzęgających AC [1] oraz mniejsza sprawność i większa wymagana pojemność [4] są wadami, które powodują, że najczęściej wykorzystywanymi aktywnymi układami odsprzęgania mocy są układy unipolarne. Układy te są dołączane równolegle do obwodu napięcia stałego, a ich podstawowe przykłady przedstawiono w [4]. Spośród nich można wyróżnić układy: obniżające napięcie, podwyższające napięcie oraz układ półmostka. Układ obniżający napięcie wymaga najczęściej dwóch stopni konwersji [4] lub zaawansowanego sterowania kaskadowego [5]. Topologia półmostka charakteryzuje się za to wykorzystaniem 2 kondensatorów [6], których pojemność jest 4 razy większa niż w przypadku układu obniżającego napięcie [5]. W tej pracy ze względu na wykorzystanie szybkich tranzystorów wysokonapięciowych z węglika krzemu (SiC) wybrano układ typu podwyższającego napięcie opracowany na podstawie topologii zaproponowanej w [7].

W niniejszym artykule przedstawiono wyniki badań symulacyjnych oraz laboratoryjnych działania jednofazowego falownika napięcia z APD w układzie podwyższającym napięcie. W pierwszej części zaprezentowano ideę odsprzęgania mocy chwilowej. Następnie przedstawiono sposób obliczania i doboru elementów obwodu odsprzęgającego. Sednem pracy jest zaproponowany algorytm sterowania przepływem energii z i do kondensatora odsprzęgającego w zależności od różnicy pomiędzy mocą chwilową oraz uśrednianą za pół okresu podstawowej harmonicznej napięcia wyjściowego. Przedstawiona autorska strategia sterowania wykorzystuje układ regulacji napięcia średniego w obwodzie odsprzęgającym oraz regulator predykcyjny prądu. W celu weryfikacji zaproponowanego układu sterowania przeprowadzono symulacje w programie PSIM. Zaproponowane rozwiązania zostało zaprezentowane dla falownika laboratoryjnego jednofazowego obciążonego mocą czynną ok. 500 W. Wykonano badania statyczne zbudowanego falownika oraz pomierzono sprawność układu. Zarejestrowane przebiegi charakteryzują się dużą zbieżnością z wynikami symulacji komputerowych.

2. ZASADA DZIAŁANIA UKŁADU Z AKTYWNYM ODSPRZĘGANIEM MOCY

W jednofazowym falowniku napięcia wyjściowe wielkości chwilowe można opisać jako:

$$u_{AC}(t) = \sqrt{2} \cdot U_{AC} \cdot \sin(\omega t) \quad (1)$$

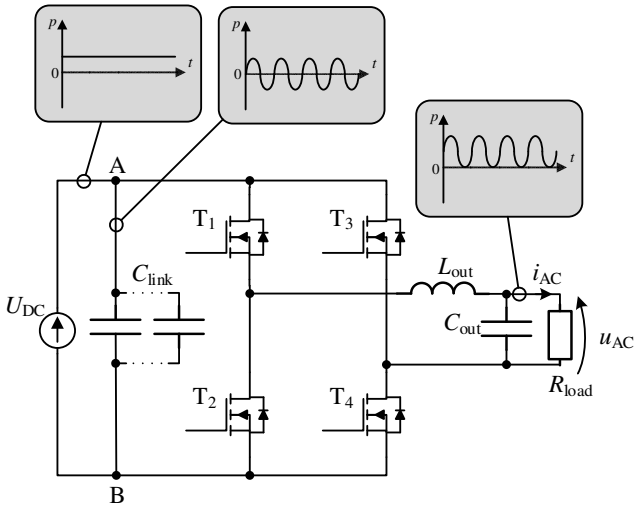
$$i_{AC}(t) = \sqrt{2} \cdot I_{AC} \cdot \sin(\omega t + \varphi) \quad (2)$$

gdzie: $u_{AC}(t)$, $i_{AC}(t)$ – wartości chwilowe napięcia i prądu wyjściowego, U_{AC}, I_{AC} – wartości skuteczne napięcia i prądu wyjściowego, ω – pulsacja, φ – przesunięcie fazowe pomiędzy prądem i napięciem.

Na podstawie powyższego opisu można zatem przedstawić moc chwilową falownika $p_{AC}(t)$ jako:

$$p_{AC}(t) = u_{AC}(t) \cdot i_{AC}(t) = U_{AC} \cdot I_{AC} \cdot (\cos(\varphi) - \cos(2\omega t + \varphi)) = \\ = \underbrace{U_{AC} \cdot I_{AC} \cdot \cos(\varphi)}_{\text{moc czynna}} - \underbrace{U_{AC} \cdot I_{AC} \cdot \cos(2\omega t + \varphi)}_{\text{składowa przemienna}} \quad (3)$$

Moc chwilowa zawiera zatem dwie składowe: przemienną o częstotliwości równej podwojonej częstotliwości napięcia wyjściowego falownika oraz moc czynną. Aby uniknąć występowania dużych tętnień napięcia i prądu w obwodzie napięcia stałego najczęściej stosuje się odsprzęganie pasywne, realizowane za pomocą dużej baterii kondensatorów elektrolitycznych (C_{link}), co schematycznie przedstawiono na rysunku 1. Dodatkowo na rysunku 1 przedstawiono w sposób graficzny pożądane przebiegi mocy chwilowych w różnych punktach układu.



Rys. 1. Schemat jednofazowego falownika napięcia z dużą baterią kondensatorów w obwodzie pośredniczącym - C_{link}

Przyjmując wartość napięcia U_{DC} = 140 V, częstotliwość f = 50 Hz oraz tętnienia napięcia 3% potrzebną wartość pojemności dla mocy czynnej obciążenia 500 W można obliczyć za pomocą zależności (4) [4]. Tak dobrane kondensatory stanowiłyby zasadniczą część przekształtnika i mogłyby zajmować nawet 25% jego objętości.

$$C_{link} = \frac{P}{2 \cdot \omega \cdot \frac{u_{rip\%}}{2} U_{DC}^{\ 2}} = \frac{500}{4 \cdot \pi \cdot 50 \cdot 0{,}015 \cdot 140^2} = 2{,}7 \text{ mF} \quad (4)$$

Zastosowanie aktywnego obwodu odsprzęgania mocy pozwala na wyeliminowanie baterii kondensatorów elektrolitycznych. Ideą działania aktywnego odsprzęgania mocy w topologii podwyższającej napięcie jest zastosowanie dodatkowego kondensatora wysokonapięciowego C_{store}, który zamiast baterii C_{link} służy do magazynowania energii potrzebnej na wyeliminowanie składowej przemiennej mocy chwilowej. Zgodnie ze wzorem (4) podniesienie napięcia średniego kondensatora pozwala na zmniejszenie jego pojemności. Wartość pojemności C_{store} (rysunek 1 (c)) przy napięciu średnim w obwodzie odsprzęgającym równym 260 V i tętnieniach napięcia ±60 V (maksymalne tętnienia napięcia dla kondensatorów typu MKP wynoszą 20% napięcia znamionowego [8]) [4]:

$$C_{store} = \frac{P}{2 \cdot \omega \cdot \frac{u_{rip\%}}{2} U_{store}^{\ 2}} = \frac{500}{4 \cdot \pi \cdot 50 \cdot 0{,}23 \cdot 260^2} = 51{,}2 \ \mu\text{F} \quad (5)$$

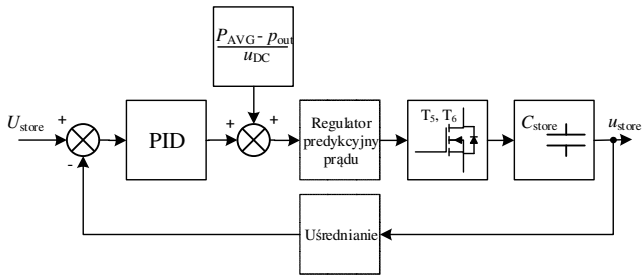
Wartość indukcyjności dławika odprzęgającego L_{dec} (rysunek 1 (c)), zakładając częstotliwość przełączeń równą 50 kHz można natomiast obliczyć na podstawie zależności [2]:

$$L_{dec} = \frac{U_{store}}{4 \cdot f_s \cdot i_{rip\%} \frac{P}{U_{DC}}} = \frac{260}{4 \cdot 50000 \cdot 0{,}3 \cdot \frac{500}{140}} = 1{,}2 \text{ mH} \quad (6)$$

gdzie: f_s – częstotliwość przełączania tranzystorów w obwodzie odsprzęgającym, $i_{rip\%}$ – tętnienia prądu dławika 30%.

3. STRATEGIA STEROWANIA

Na rysunku 2 przedstawiono schemat algorytmu sterowania falownika z aktywnym obwodem odsprzęgającym, który składa się z układu regulacji napięcia średniego w obwodzie odsprzęgającym oraz z regulatora predykcyjnego prądu. W układzie sterowania wykorzystano następujące pomiary: napięcia kondensatora u_{store}, prądu dławika i_{dec} oraz prądu wyjściowego i_{out}.



Rys. 2. Uproszczony schemat blokowy zaimplementowanego algorytmu sterowania falownikiem z obwodem odprzęgającym

W układzie regulacji napięcia średniego na kondensatorze odsprzęgającym wykorzystano regulator PID.

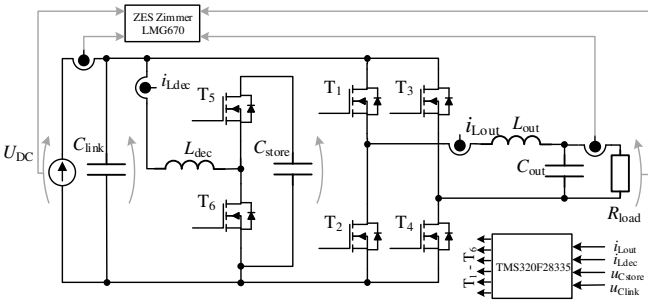
Wartość prądu referencyjnego obliczana jest na podstawie składowej przemiennej mocy chwilowej odniesionej do napięcia wejściowego DC. Do formowania przebiegów prądu odsprzęgającego wykorzystano regulator predykcyjny opisany poniższą zależnością:

MOST WIEDZY Pobrano z mostwiedzy.pl

$$u_{\mathrm{dec}}[k+1] = 2 \cdot u_{\mathrm{DC}}[k] - u_{\mathrm{dec}}[k] + \\ - \frac{L_{\mathrm{dec}}}{T_{\mathrm{s}}} \cdot (i_{\mathrm{dec_ref}}[k] - i_{\mathrm{dec}}[k]) \tag{7}$$

gdzie: $u_{\mathrm{dec}}[k+1]$ – napięcie, które wymusi przepływ prądu zadanego w dławiku, $u_{\mathrm{DC}}[k]$ – wartość chwilowa napięcia wejściowego DC, L_{dec} – wartość indukcyjności w obwodzie odsprzęgającym, T_{s} – okres próbkowania, $i_{\mathrm{dec_ref}}[k]$ – zadany prąd dławika, $i_{\mathrm{dec}}[k]$ – wartość zmierzona prądu dławika.

Algorytm sterowania został zaimplementowany z wykorzystaniem mikrokontrolera sygnałowego TMS320F28335. Na rysunku 3 zaprezentowano schemat zbudowanego falownika laboratoryjnego wraz z analizatorem mocy.



Rys. 3. Schemat falownika laboratoryjnego wraz z częścią sterującą i pomiarową

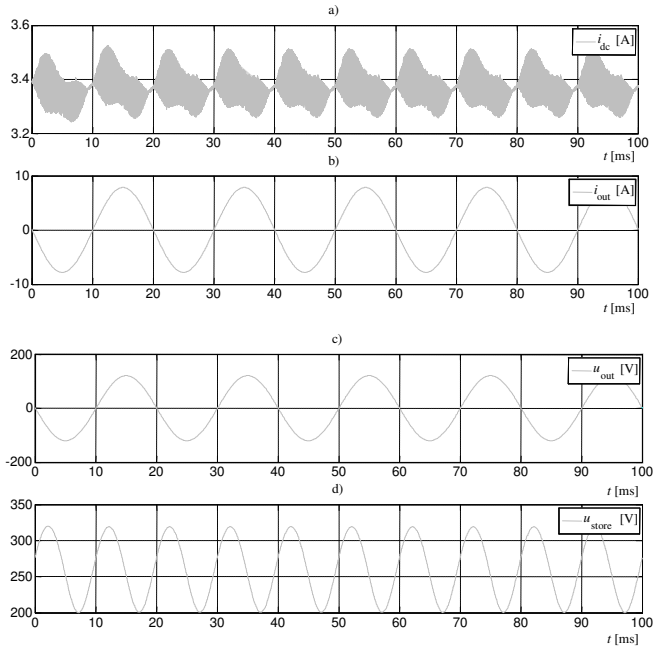
4. WYNIKI BADAŃ SYMULACYJNYCH I LABORATORYJNYCH

W celu weryfikacji zaproponowanego modelu sterowania przeprowadzono badania symulacyjne w programie PSIM. Zarówno badania symulacyjne jak i laboratoryjne przeprowadzono dla takich samych warunków co do mocy czynnej obciążenia, napięć oraz częstotliwości przełączania tranzystorów. Wartości parametrów przedstawiono w tablicy 1.

Tablica 1. Parametry wykonanego układu laboratoryjnego falownika z aktywnym obwodem odsprzęgającym

Moc czynna obciążenia	W	500
Napięcie wejściowe U_{DC}	V	140
Napięcie wyjściowe U_{AC}	V	90
Napięcie w obwodzie odsprzęgającym U_{store}	V	260
Pojemność kondensatorów C_{link} i C_{store}	μF	50
Indukcyjność dławika L_{dec}	mH	5,6
Częstotliwość przełączeń tranz. T_1-T_6	kHz	50
Tranzystory SiC	C2M0080120D	

Na rysunku 4 zostały zeprezentowane wybrane przebiegi symulacyjne prądów i napięć falownika w stanie ustalonym. Można zauważyć, że wartość zadanego napięcia w obwodzie odsprzęgającym U_{store} wynosiła 260 V, a dominująca harmoniczna napięcia chwilowego u_{store} miała częstotliwość dwa razy większą od częstotliwości napięcia wyjściowego.



Rys. 4. Przebiegi symulacyjne: (a) prąd wejściowy DC, (b) prąd wyjściowy falownika, (c) napięcie wyjściowe falownika, (d) napięcie kondensatora w obwodzie odsprzęgającym

Na rysunku 5 przedstawiono fotografię wykonanego jednofazowego falownika laboratoryjnego z układem aktywnego odsprzęgania mocy. Do pomiaru sprawności falownika użyto precyzyjnego analizatora mocy firmy ZES Zimmer LMG670.

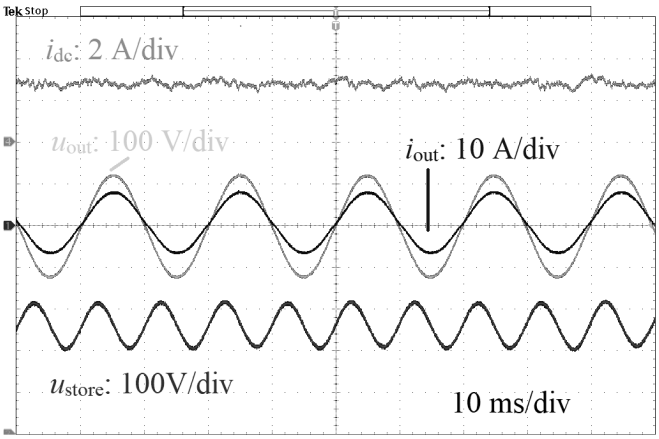
Dla badań laboratoryjnych pominięto kompensację wpływu czasu martwego na napięcie wyjściowe falownika oraz na napięcie gałęzi odsprzęgającej. Zastosowane tranzystory SiC pozwoliły na ustawienie relatywnie małej wartości czasu martwego (T_d = 200 ns) w odniesieniu do okresu modulacji. W omawianym przypadku błędy generowanych napięć spowodowane występowaniem czasu martwego były stosunkowo małe. Natomiast dla większych wartości częstotliwości nośnej błędy te będą większe i bardziej istotne będzie kompensowanie wpływu czasu martwego na napięcia wyjściowe falownika i obwodu odsprzęgającego.

Rys. 5. Fotografia wykonanego laboratoryjnego falownika jednofazowego

Fluktuacje prądu wejściowego i_{dc} wynoszą mniej niż 20% (rysunek 6). Zarówno dla badań laboratoryjnych jak i symulacyjnych uzyskano bardzo zbliżony przebieg

MOST WIEDZY Pobrano z mostwiedzy.pl

napięcia u_{store}. Fluktuacje napięcia u_{store} w obu przypadkach wynoszą około ±60 V. Zmierzona sprawność w układzie wynosi 94,2%. Prezentowane wyniki badań laboratoryjnych potwierdzają poprawną pracę układu z aktywnym odsprzęganiem mocy wyjściowej.



Rys. 6. Zarejestrowane przebiegi badań laboratoryjnych: napięcie wyjściowe u_{out} i prąd wyjściowy i_{out}, napięcie kondensatora w obwodzie odsprzęgającym u_{store} oraz prąd wejściowy DC i_{dc}

5. WNIOSKI KOŃCOWE

W niniejszej pracy przedstawiono wyniki badań symulacyjnych oraz laboratoryjnych działania jednofazowego falownika napięcia z aktywnym obwodem odsprzęgającym w układzie podwyższającym napięcie.

Zaproponowane przez autorów rozwiązanie z układem regulacji napięcia średniego w obwodzie pośredniczącym i regulatorem predykcyjnym prądu charakteryzuje się łatwą implementacją w falowniku jednofazowym i pozwala na skuteczną redukcję drugiej harmonicznej z napięcia i prądu wejściowego. Wyniki eksperymentalne potwierdzają, że prąd wejściowy ma znacznie ograniczoną drugą harmoniczną. Mimo dodatkowych elementów aktywnych i pasywnych sprawność układu jest na wysokim poziomie i wynosi ok. 94,2%. Dzięki zastosowaniu kondensatorów polipropylenowych foliowych spodziewane jest również wydłużenie żywotności urządzenia. Dodatkowymi atutami jest wysoka sprawność przetwarzania energii elektrycznej oraz perspektywa zmniejszenia gabarytów elementów filtru wyjściowego, dzięki zastosowaniu dużej częstotliwości przełączania łączników z węglika krzemu.

6. BIBLIOGRAFIA

1. Hu H., Harb S., Kutkut N., Batarseh I., Shen Z. J.: A Review of Power Decoupling Techniques for Microinverters With Three Different Decoupling Capacitor Locations in PV Systems, IEEE Transactions on Power Electronics, vol. 28, no. 6, June 2013, s. 2711-2726.
2. Morsy A. S., Enjeti P. N.: Comparison of Active Power Decoupling Methods for High-Power-Density Single-Phase Inverters Using Wide-Bandgap FETs for Google Little Box Challenge, IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 4, no. 3, Sept. 2016, s. 790-798.
3. Schimpf F., Norum L.: Effective use of film capacitors in single-phase PV-inverters by active power decoupling, IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society, Glendale, 2010, s. 2784-2789.
4. Qin Z., Tang Y., Loh P. C., Blaabjerg F.: Benchmark of AC and DC active power decoupling circuits for second-order harmonic mitigation in kW-scale single-phase inverters, 2015 IEEE Energy Conversion Congress and Exposition (ECCE), Montreal, QC, 2015, s. 2514-2521.
5. Neumayr D., Bortis D., Kolar J. W.: Ultra-compact Power Pulsation Buffer for single-phase DC/AC converter systems, 2016 IEEE 8th International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia), Hefei, 2016, s. 2732-2741.
6. Tang Y., Blaabjerg F., Loh P. C., Jin C., Wang P.: Decoupling of Fluctuating Power in Single-Phase Systems Through a Symmetrical Half-Bridge Circuit, IEEE Transactions on Power Electronics, vol. 30, no. 4, April 2015, s. 1855-1865.
7. Kyritsis A. C., Papanikolaou N. P., Tatakis E. C.: A novel Parallel Active Filter for Current Pulsation Smoothing on single stage grid-connected AC-PV modules, 2007 European Conference on Power Electronics and Applications, Aalborg, 2007, s. 1-10.
8. MKP1848C. Metallized Polypropylene Film Capacitor DC-Link Capacitor, dostęp online 21.02.2017, www.vishay.com/docs/26015/mkp1848cdclink.pdf.

SINGLE-PHASE INVERTER WITH ACTIVE POWER DECOUPLING

In single-phase inverters the instantaneous output power contains a DC component and a double line frequency power oscillation. To cope with the issue of inducing a significant current and voltage ripples on the DC side, the most popular approach is to decouple DC and AC sides with a bulky bank of electrolytic capacitors. This method is however reducing the reliability, life-time and power density of a converter. Most recently active power decoupling methods are gaining popularity as an alternative approach to solve this issue.

In this paper a film capacitor based active power decoupling method in a boost topology is presented. First of all, the methods of DC active power decoupling, the principle of decoupling in a boost topology and selection of decoupling circuit elements are given. Then, the proposed control strategy is described and verified by the simulation. Finally, a constructed prototype of the single-phase inverter is presented and measurements at 500 W output power are conducted. The obtained results proves the feasibility of the identified approach and also high power efficiency of 94% is achieved.

Keywords: single-phase inverter, decoupling of the alternating component of the instantaneous power, converter control, silicon carbide (SiC) transistors.

MOST WIEDZY Pobrano z mostwiedzy.pl