

## Jerzy HOJA, Grzegorz LENTKA

POLITECHNIKA GDAŃSKA, WYDZIAŁ ELEKTRONIKI, TELEKOMUNIKACJI I INFORMATYKI, KATEDRA METROLOGII I OPTOELEKTRONIKI, ul. Narutowicza 11/12, 80-233 GDAŃSK

# Przenośny analizator impedancji z detektorem fazoczułym

Dr inż. Jerzy HOJA

Ukończył studia na Wydziale Elektroniki Politechniki Gdańskiej w 1970 r. uzyskując dyplom magistra inżyniera o specjalności aparatura elektroniczna. W tym samym roku podjął pracę w Katedrze Miernictwa PG. W 1979 obronił pracę doktorską. Zajmuje się pomiarami impedancji i projektowaniem systemów pomiarowo-diagnostycznych układów elektronicznych oraz obiektów modelowanych obwodami elektrycznymi. Autor i współautor ponad 110 publikacji oraz 12 patentów.

e-mail: hoja@eti.pg.gda.pl



Dr inż. Grzegorz LENTKA

Ukończył studia na Wydziale ETI Politechniki Gdańskiej w 1996 r. uzyskując dyplom magistra inżyniera o specjalności aparatura elektroniczna. W tym samym roku podjął pracę w Katedrze Miernictwa Elektronicznego PG. W 2003 obronił pracę doktorską. Zajmuje się projektowaniem systemów pomiarowo-diagnostycznych układów elektronicznych i obiektów technicznych oraz wykorzystaniem DSP w pomiarach impedancji. Autor i współautor ponad 50 publikacji i patentu.

e-mail: lentka@eti.pg.gda.pl



### Streszczenie

W artykule przedstawiono prototyp analizatora impedancji, w którym zastosowano dwa mikrosystemy AD5933 do wydzielenia składowych ortogonalnych sygnałów pomiarowych w zakresie częstotliwości od 0,01 Hz do 1 kHz i detektory fazoczułe dla częstotliwości z przedziału 1 kHz ÷ 100 kHz. Przyjęte rozwiązanie pozwoliło wyeliminować błędy pomiaru argumentu impedancji wprowadzane przez AD5933 w górnym zakresie częstotliwości. Uzyskany błąd względny pomiaru modułu impedancji mieści się w przedziale ±1%, a bezwzględny argumentu ±1° w całym zakresie częstotliwości.

**Słowa kluczowe:** spektroskopia impedancyjna, analizator impedancji, detektor fazoczuły.

## Portable impedance analyzer using phase-sensitive detector

### Abstract

The paper presents a prototype of an impedance analyzer in which two AD5933 microsystems (Fig. 1) for determination of measurement signal orthogonal parts in the frequency range from 0,01 Hz up to 1 kHz and phase-sensitive detectors for the frequency range 1 kHz ÷ 100 kHz (Fig. 2) are employed. The phase-sensitive detectors (Fig. 3) were realized using operational amplifiers (AD8065) whose gain was changed from  $-k$  to  $+k$  and vice-versa, depending on the state (shorted or open) of switches (ADG451) driven by the reference signal. Separate generators AD9833 were used for generation of the excitation signal of the measured impedance and the reference signal. The generators were synchronized by means of the common signal used also by the phase-sensitive detectors. The assumed solution allowed eliminating the impedance argument errors caused by AD5933 in the high frequency range (Fig. 5), while simultaneously minimizing the time required for impedance spectroscopy of the object under test. The relative error of the impedance modulus measurement is in the range of ±1%, and the absolute error of the impedance argument is in the range of ±1° (Fig. 4).

**Keywords:** impedance spectroscopy, impedance analyzer, phase-sensitive detector.

## 1. Wprowadzenie

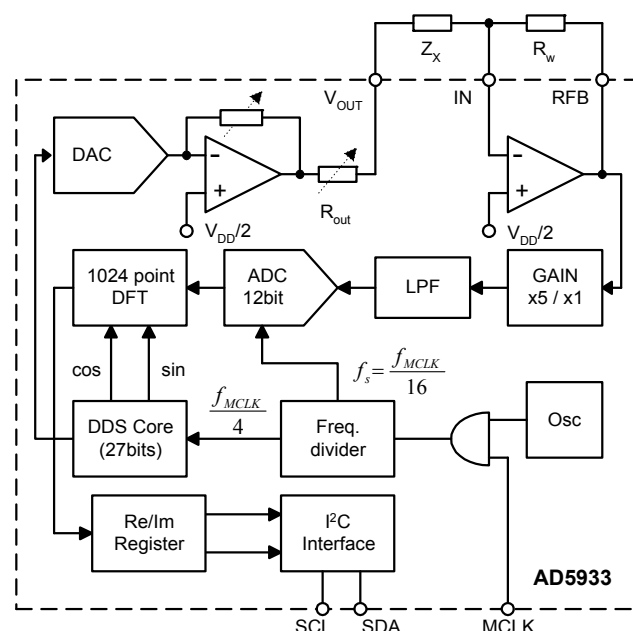
Spektroskopia impedancyjna jest wykorzystywana jako efektywne narzędzie testowania i diagnozowania obiektów technicznych i biologicznych modelowanych za pomocą obwodów elektrycznych, najczęściej dwójników wieloelementowych [1]. Implikacją tego stanu jest zapotrzebowanie na tanie i przenośne analizatory impedancji, które można stosować do badań w terenie lub instalować na obiektach trudno dostępnych.

Potrzeba opracowania zminiaturyzowanego i energooszczędnego analizatora, zwróciła uwagę autorów na mikrosystem jednocukładowy (SoC) AD5933 firmy Analog Devices, przeznaczony do spektroskopii impedancyjnej. Niewątpliwą zaletą układu AD5933 jest mały pobór mocy oraz to, że integruje w sobie większość niezbędnych bloków analizatora impedancji.

Niestety, przeprowadzona analiza i badania układu wykazały ograniczenia w jego zastosowaniu do realizacji analizatora [2]. Dlatego w artykule zostanie przedstawiony prototyp analizatora impedancji, w którym zastosowano do wydzielenia składowych ortogonalnych sygnałów pomiarowych dwa układy AD5933 w zakresie niskich częstotliwości (0,01 Hz do 1 kHz) oraz detektory fazoczułe dla wysokich częstotliwości (1 kHz ÷ 100 kHz).

## 2. Mikrosystem jednocukładowy AD5933

Mikrosystem zawiera zarówno bloki analogowe, jak i cyfrowe niezbędne do realizacji pomiaru impedancji metodą wykorzystującą technikę CPS (schemat blokowy w aplikacji proponowanej przez producenta [3] jest przedstawiony na rys. 1).



Rys. 1. Schemat blokowy mikrosystemu AD5933  
Fig. 1. Block diagram of AD5933

W SoC można wyróżnić dwa tory: generacji sygnału pobudzenia oraz wyznaczania składowych ortogonalnych sygnałów pomiarowych. Generacja przebiegu sinusoidalnego jest realizowana w oparciu o metodę cyfrowej bezpośredniej syntezy częstotliwości (DDS). Tor składa się z 27 bitowego rdzenia DDS, przetwornika c/a (DAC) oraz wzmacniacza o programowanym wzmacnieniu i rezystancji wyjściowej  $R_{out}$ . W torze sygnału pomiarowego, sygnał wyjściowy wzmacniacza wejściowego jest wzmacniany  $\times 1$  lub  $\times 5$ , a następnie jest podawany kolejno na filtr antyaliasingowy (LPF) i 12-bitowy przetwornik a/c. Obliczanie składowych rze-

czywistej i urojonej sygnału z zebranych próbek, jest realizowane w module wyznaczania dyskretnej transformaty Fouriera (DFT). SoC wyposażony jest w interfejs I<sup>2</sup>C, za pomocą którego odbywa się sterowanie i odczyt rejestrów wewnętrznych.

Główną wadą konfiguracji proponowanej przez producenta jest zastosowanie tylko jednego układu AD5933, umożliwiającego pomiar jedynie składowych ortogonalnych prądu płynącego przez mierzoną impedancję. Ponieważ do wyznaczenia impedancji, konieczna jest znajomość także napięcia na impedancji mierzonej, dlatego producent przewiduje dwa cykle pomiarowe: kalibracyjny i właściwy. W czasie pomiaru kalibracyjnego w miejsce mierzonej impedancji dołączany jest rezystor wzorcowy  $R_{cal}$ , który ma umożliwić wyznaczenie napięcia na mierzonej impedancji. Dla wyeliminowania cyklu kalibracyjnego, autorzy już w publikacji [4] zaproponowali wykorzystanie dwóch układów AD5933 do wyznaczania składowych ortogonalnych sygnałów proporcjonalnych do prądu i napięcia na mierzonej impedancji  $Z_x$ . Niestety, nie rozwiązała ona wszystkich ograniczeń.

Producent mikrosystemu nie przewidział możliwości sterowania dwóch SoC za pomocą wspólnej magistrali I<sup>2</sup>C, ponieważ kod adresu SoC jest jednakowy dla wszystkich produkowanych układów. Ponadto nie zapewnił pełnej synchronicznej generacji sinusoidalnego sygnału pobudzenia, względem sygnału zegara MCLK. Przeprowadzone badania układów wykazały, że brak synchronizacji jest źródłem błędów wyznaczania składowych ortogonalnych ( $Re$ ,  $Im$ ) sygnału pomiarowego w układzie, który nie wykorzystuje wytwarzanego w nim sygnału pobudzenia.

Z analizy wykorzystania sygnału zegarowego MCLK w AD5933 (rys. 1) wynika, że dzielnik częstotliwości wytwarzający sygnał taktujący generator DDS, w którego pamięci znajduje się tablica próbek aproksymujących generowany przebieg sinusoidalny jest źródłem niekontrolowanego przesunięcia fazowego sygnału pobudzenia  $V_{OUT}$ . Szczególnie w zakresie najwyższych częstotliwości pomiarowych  $10\text{ kHz} \div 100\text{ kHz}$ , kiedy liczba próbek na okres w generowanym sygnale jest najmniejsza, ten niekorzystny efekt jest szczególnie widoczny i powoduje znaczny błąd pomiaru składowych ortogonalnych sygnału pomiarowego.

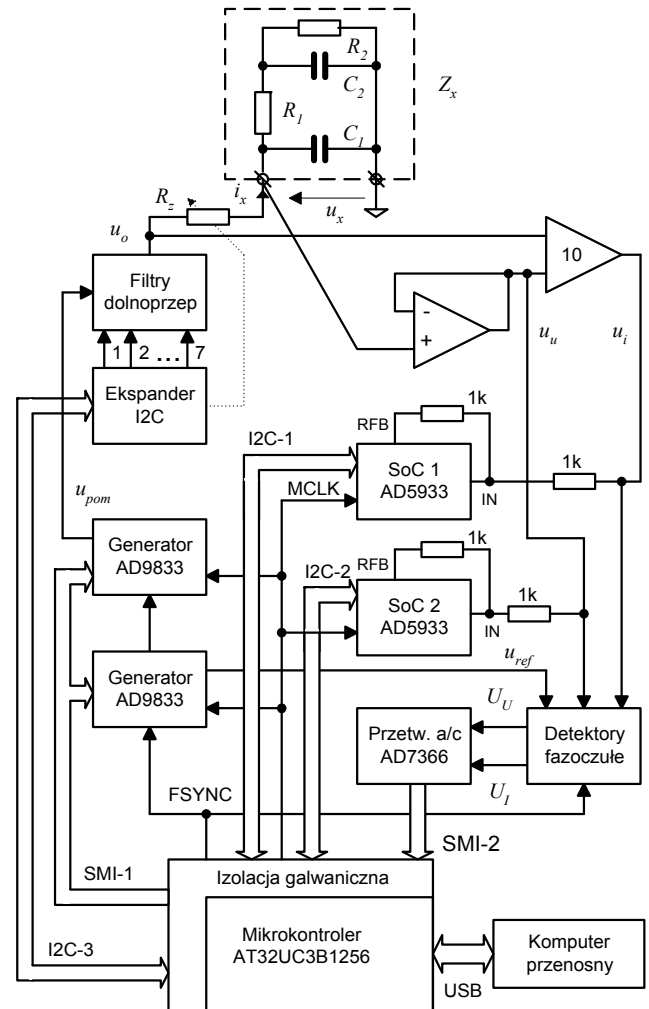
### 3. Proponowany analizator impedancji

Biorąc pod uwagę ograniczenia układu AD5933, do których należy zaliczyć: zbyt wąski przedział wartości mierzonego modułu impedancji  $1\text{ k}\Omega \div 10\text{ M}\Omega$  i częstotliwości pomiarowej  $1\text{ kHz} \div 100\text{ kHz}$  (dla zegara wewnętrznego), konieczność przeprowadzania pomiaru kalibracyjnego oraz możliwość wystąpienia przesunięcia fazowego pomiędzy sygnałami pobudzenia, autorzy opracowali prototyp analizatora impedancji (rys. 2), który eliminuje wymienione mankamenty.

W celu poszerzenia zakresu pomiarowego analizatora w kierunku wysokich impedancji do  $|Z_x| \leq 10\text{ G}\Omega$ , rozbudowano analizator o zewnętrzny obwód wejściowy, który umożliwia wydzielenie dwóch sygnałów proporcjonalnych do prądu  $u_i \sim i_x$  i napięcia  $u_u \sim u_x$  na uziemionej impedancji  $Z_x$  (na rys. 2,  $Z_x$  jest schematem zastępczym powłoki antykorozyjnej). Połączony szeregowo z  $Z_x$  rezystor zakresowy  $R_z$  służy do pomiaru prądu  $i_x$ . Dla zapewnienia szerokiego zakresu mierzonych  $Z_x$  zastosowano dekadowo przełączane rezystory  $R_z$  ( $10\ \Omega \div 100\text{ M}\Omega$ ), z których sygnał jest wzmacniany  $\times 10$ . Sygnał  $u_u$  jest pobierany bezpośrednio za pomocą wtórnika z impedancji  $Z_x$ .

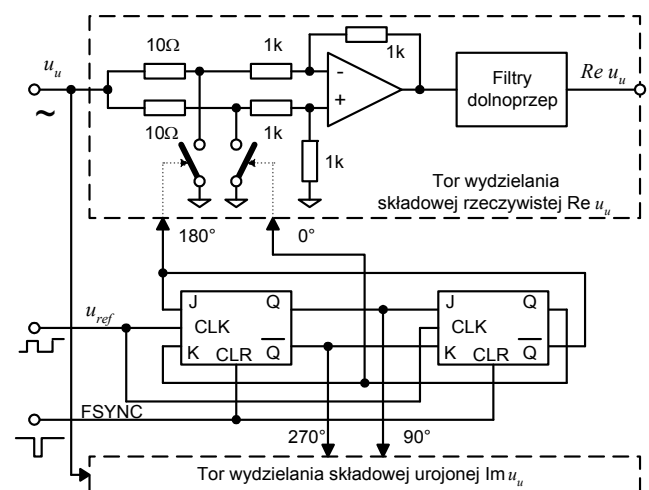
Dla wyeliminowania dwu-etapowego algorytmu pomiarowego i minimalizacji błędów pomiaru impedancji, autorzy zastosowali jednoczesny pomiar napięcia i prądu, wykorzystując do tego celu dwa AD5933 w zakresie niskich częstotliwości pomiarowych ( $< 1\text{ kHz}$ ) i detektory fazoczułe dla częstotliwości powyżej  $1\text{ kHz}$ .

Zrealizowano detektor fazoczuły (rys. 3) na wzmacniaczu operacyjnym, którego wzmacnienie jest zmieniane z  $-k$  na  $+k$  i odwrotnie zależnie od stanu (zwarcia/rozwarcia) kluczy (ADG451).



Rys. 2. Schemat blokowy analizatora impedancji  
Fig. 2. Block diagram of the impedance analyzer

Klucze są sterowane symetrycznymi przebiegami prostokątnymi przesuniętymi w fazie o  $180^\circ$  z wyjść dwóch przerzutników (74HC107) w układzie licznika modułu 4. Tor wydzielenia składowej urojonej jest zbudowany identycznie jak pokazany na rys. 3 tor wydzielenia składowej rzeczywistej.



Rys. 3. Detektor fazoczuły  
Fig. 3. Phase-sensitive detector

Do generacji sygnału pobudzenia mierzonej  $Z_x$  oraz sygnału referencyjnego dla detektorów fazoczułych zastosowano oddzielne generatory AD9833. Synchroniczną pracę detektorów z generatorami zapewnia wspólny sygnał zerujący  $F_{sync}$ .

Łatwo wykazać, że napięcia wyjściowe detektorów fazoczułych są wyrażone zależnością:

$$U = \frac{2U_m}{\pi} k \cos \varphi \quad (1)$$

gdzie:  $k$  - stała zależna od rezystorów w detektorze (dla przypadku z rys. 3,  $k \approx 1$ );  $U_m$  - amplituda sygnału pomiarowego;  $\varphi$  - przesunięcie fazowe sygnału pomiarowego względem referencyjnego.

Zależność (1) wyprowadzono przy założeniach: idealizujących parametry wzmacniacza operacyjnego, w szczególności parametry dynamiczne, zerowej tolerancji rezystorów oraz przy idealnej symetrii sygnałów prostokątnych sterujących kluczami. Dwa ostatnie założenia, w zastosowanym rozwiązaniu, są dobrze spełnione, natomiast wpływ parametrów dynamicznych wzmacniacza na pracę detektora wymaga komentarza. Kluczowanie wzmocnienia wzmacniacza powoduje występowanie dużych skoków napięcia na wyjściu wzmacniacza, szczególnie gdy z sygnału pomiarowego wydziela się małą składową rzeczywistą przy dużej składowej urojonej lub odwrotnie. Dlatego jako parametr umożliwiający ocenę własności dynamicznych wzmacniacza przyjęto szybkość zmiany napięcia wyjściowego  $S_R$  (Slew rate). Przeprowadzone badania detektora dla różnych typów wzmacniaczy (m. in. AD8021, ADA4896) zadecydowały o wyborze AD8065 ( $S_R = 180 \text{ V}/\mu\text{s}$ ), który zapewnił minimalny błąd wydzielenia składowych ortogonalnych sygnałów o częstotliwości do 100 kHz.

W zrealizowanym analizatorze mierzona impedancja jest wyznaczana z definicji na podstawie zależności:

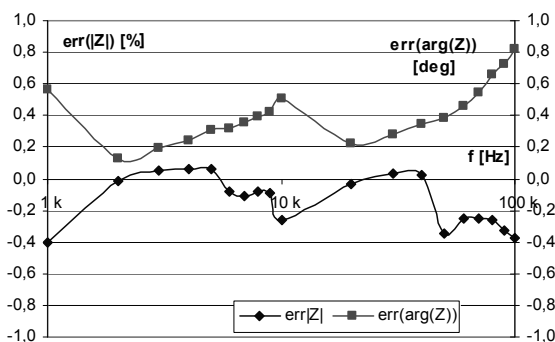
$$|Z_x| = \sqrt{\frac{(\text{Re}U_u)^2 + (\text{Im}U_u)^2}{(\text{Re}U_i)^2 + (\text{Im}U_i)^2}} R_z \quad (2)$$

$$\varphi_{Z_x} = \arctg \frac{\text{Im}U_u}{\text{Re}U_u} - \arctg \frac{\text{Im}U_i}{\text{Re}U_i} \quad (3)$$

gdzie:  $R_z$  - rezystancja zakresowa;  $\text{Re}U_u$  i  $\text{Im}U_u$  oraz  $\text{Re}U_i$  i  $\text{Im}U_i$  składowe ortogonalne sygnałów  $u_u$  i  $u_i$  odczytane z rejestrów SoC lub mierzone podwójnym przetwornikiem AD7366 z wyjść detektorów fazoczułych.

#### 4. Badania zrealizowanego prototypu

W celu oceny dokładności pomiaru impedancji przeprowadzono badania zrealizowanego prototypu analizatora.

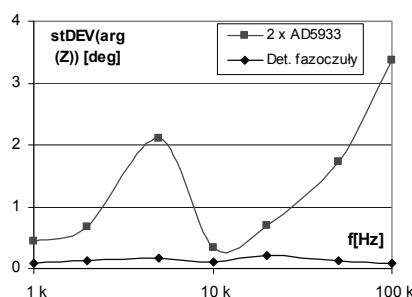


Rys. 4. Błąd względny modułu i bezwzględny argumentu impedancji badanego dwójnika RC

Fig. 4. Impedance modulus relative error and impedance argument absolute error

Obiektem dołączonym do zacisków wejściowych był wzorcowy dwójnik RC pokazany na rys. 2 ( $C_1 = 184,7 \text{ pF}$ ,  $R_1 = 497,09 \text{ M}\Omega$ ,  $C_2 = 20,098 \text{ nF}$ ,  $R_2 = 988,82 \text{ M}\Omega$ ; wartości elementów pomierzono oddzielnie precyzyjnym miernikiem RLC Agilent E4980A). Konfiguracja dwójnika oraz wartości elementów są typowym przykładem układu zastępczego impedancji powłoki antykorozyjnej. Przeprowadzono serie 10 pomiarów sygnałem o amplitudzie 0,2 V i częstotliwości z przedziału 1 kHz ÷ 100 kHz. Na rys. 4 przedstawiono błąd pomiaru składowych impedancji dla zastosowanych detektorów fazoczułych. Z analizy wykresów można zauważyć cykliczną zmianę błędów powiązaną ze zmianą zakresu pomiarowego (rezystora  $R_z$ ). Amplituda sygnału  $u_i$  w każdym zakresie zmienia się o rząd wielkości, co powoduje zmianę błędu pomiaru impedancji.

Korzyści z zastosowania detektorów fazoczułych, w górnym zakresie częstotliwości, pokazano na rys. 5. Brak synchronizacji AD5933 wpływa głównie na argument  $Z_x$ , dlatego na rys. 5 porównano odchylenia standardowe argumentów  $Z_x$  ( $\text{stDEV}(\arg Z)$ ) uzyskane w pomiarach za pomocą detektorów i AD5933. Można zauważyć, że dla AD5933 odchylenie standardowe argumentu  $Z_x$  przy częstotliwości 100 kHz dochodzi do  $4^\circ$ , gdy dla detektorów do  $0,3^\circ$ .



Rys. 5. Odchylenie standardowe argumentu impedancji

Fig. 5. Standard deviation of the impedance argument

#### 5. Podsumowanie

Opracowano prototyp analizatora spektroskopii impedancyjnej w zakresie  $100 \Omega \leq |Z_x| \leq 10 \text{ G}\Omega$  dla częstotliwości z przedziału 0,01 Hz ÷ 100 kHz (po 10 częstotliwości w każdej dekadzie). Do wyznaczenia składowych ortogonalnych sygnałów pomiarowych wykorzystano: w górnym zakresie częstotliwości, detektory fazoczułe, natomiast w dolnym mikrosystemy AD5933. Zastosowanie detektorów pozwoliło ograniczyć błędy wyznaczania składowych, które byłyby wprowadzane przez AD5933 z powodu braku synchronizacji sygnałów pobudzenia. Do generacji sygnału pobudzenia mierzonej  $Z_x$  oraz sygnału referencyjnego detektorów zastosowano dwa generatory AD9833 synchronizowane z detektorami fazoczułymi. Zastosowane rozwiązanie pozwala na powtarzalne pomiary modułu i argumentu impedancji  $Z_x$  z błędem w granicach  $\pm 1\%$  i  $\pm 1^\circ$  w całym zakresie częstotliwości.

#### 6. Literatura

- [1] Barsoukov E., Macdonald J. R.: Impedance Spectroscopy: Theory, Experiment and Applications, John Wiley & Sons, 2005.
- [2] Hoja J., Lentka G.: Interface circuit for impedance sensors using two specialized single-chip microsystems, Sensors and Actuators A-physical, Vol. 163, No. 1, 2010, s. 191-197.
- [3] Analog Devices, Application Note AD5933 (Rev.0): 1 MSPS, 12-Bit Impedance Converter, 2005.
- [4] Hoja J., Lentka G.: Portable analyzer for impedance spectroscopy, XIX IMEKO World Congress, Sep. 6-11, 2009, Lisbon, Portugal, 497-502.